

(19) Japanese Patent Office (JP)
**(12) Publication of
Unexamined Patent
Application (A)**

(11) Application publication number:
S61-24295 [1986]

(51) Int.Cl.⁴
H 05 K 1/02 ID symbol JPO file No. 6679-5F (43) Publication date: February 1, 1986

Request for examination not filed Number of inventions: 1 (4 pages in all)

(54) Title of invention: Wiring board

(21) Application number S59-145433 [1984]
(22) Filing date July 13, 1984

(72) Inventor Kazufumi Teraji
in NEC Corporation
5-33-1 Shiba, Minato-ku, Tokyo
(71) Applicant NEC Corporation
5-33-1 Shiba, Minato-ku, Tokyo
(74) Agent Susumu Uchihara, patent attorney

/[?] = illegible or poorly legible/

SPECIFICATION

1. Title of the Invention

Wiring board

2. Claims

(1) In a wiring board that has a perforated part on which electric wiring is formed on both sides of a resin thin board or fiber-reinforced resin thin board and on which film carrier semiconductor devices are mounted,

a wiring board that is characterized in that the ratio of the pattern area on the main surface on which the component mounting pattern, switcher pad pattern, wiring pattern, etc. are formed and the area of the pattern formed on the back surface consisting of the sum of the area of the grounding pattern or electric-circuitly floating pattern and the area of the wiring pattern, is 1 or a value near thereto.

(2) A wiring board as described in claim 1 that is characterized in that the grounding pattern or electric-circuitly floating pattern formed on the back surface is formed in a striped, grid, dotted[?], [?], or other pattern.

3. Detailed Description of the Invention
(Field of technology)

This invention concerns a thin[?]-type wiring board that has a perforated part on which an electric wiring pattern is formed on both sides and on which film carrier semiconductor devices are mounted.

(Prior art)

Heretofore, almost all the back surfaces of the wiring parts on which are formed the switcher pad pattern, etc. of a wiring board that has a perforated part on which an electric wiring pattern is formed on a resin thin board or fiber-reinforced resin thin board and on which film carrier semiconductor devices are mounted, have either had no wiring patterns or have had only wiring patterns connected by through-holes, etc.

In the method for manufacturing these wiring thin boards, the base material of a resin thin board or fiber-reinforced resin thin board, etc. is laminated on both sides with copper foil, etc. for the wiring pattern, the component mounting parts or through-holes, etc. are made by punching or with a numerical control drill, etc., and the holes are plated for conducting electricity. Thereafter, the switcher pad pattern [page ends]

⑫ 公開特許公報 (A) 昭61-24295

⑬ Int.Cl.⁴
H 05 K 1/02識別記号 厅内整理番号
6679-5F

⑭ 公開 昭和61年(1986)2月1日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 配線基板

⑯ 特願 昭59-145433
⑰ 出願 昭59(1984)7月13日

⑱ 発明者 寺地 和文 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代理人 弁理士 内原晋

明細書

1. 発明の名称

配線基板

2. 特許請求の範囲

1. 樹脂薄板あるいは、繊維強化樹脂薄板の両面に電気配線を形成し、かつフィルムキャリヤ半導体装置を搭載する開孔部を有する配線基板において、

部品搭載パターン、スイッチキーパッドパターン、配線パターンなどを形成した主面のパターン面積と、アースパターンまたは電気回路的に浮遊しているパターンの面積と、配線パターンの面積との和からなる裏面に形成されたパターンの面積との比が、1またはそれに近い値となるように形成されたことを特徴とする配線基板。

2. 裏面に形成されたアースパターンまたは電気回路的に浮遊しているパターンが、縞状、格子状、斑点状、網状などの模様で形成されたことを特徴とする特許請求の範囲第1項記載の配線

基板。

3. 発明の詳細な説明

〔技術分野〕

本発明は、両面に電気配線パターンを形成し、かつフィルムキャリヤ半導体装置を搭載する開孔部を有する薄型配線基板に関する。

〔従来技術〕

従来、樹脂薄板あるいは繊維強化樹脂薄板に、電気配線パターンを形成し、フィルムキャリヤ半導体装置を搭載する開孔部を有する配線基板のスイッチキーパッドパターン等を形成した配線部の裏面は、配線パターンのないものや、スルーホール等で導通された配線パターンのみのものが、殆んど全部を占めていた。

これらの配線基板を製作する方法は、樹脂薄板あるいは、繊維強化樹脂薄板などの基材に、配線パターン用銅箔などを両面にラミネートし、部品搭載部やスルーホールなどを、バンチングやN Cドリルなどで穴あけし、その穴に導通用のメツキをほどこす。その後、スイッチキーパッドパター

ン、配線パターンなどを、ホトレジストエッティング処理により形成し、必要なパターン以外には、その上にエポキシ樹脂などのソルダーレジスト絶縁膜をコートする。つぎに、Ni、Au、Snなどをメッキし、切断して配線基板が完成する。

通常、配線基板の製作には必ず前記各工程を実施するので、第7図、第8図に示すような、厚さが0.1mm程度の特に薄い基材を用いた配線基板においては、第9図に示すようなそり、変形などが多発する傾向がある。この原因は、基材の両面に銅箔をラミネートしたとき、両面に不均一に残ったひずみが、ホトレジストエッティング処理などを経て配線パターンなどを形成した際、両面の配線パターンの面積が異なる量に比例して、そり、変形等の発生に寄与するためである。

〔発明の目的〕

本発明の目的は、樹脂薄板あるいは繊維強化樹脂薄板に電気配線を形成し、かつフィルムキヤリヤ半導体装置を搭載する開孔部を有する配線基板を製作する場合、銅箔などのラミネート、穴あけ、

ホトレジストエッティング、ソルダーレジスト絶縁膜のコート、メッキおよび切断などの各工程を経ても、そり、変形などが発生しない配線基板を提供することにある。

〔発明の構成〕

本発明は、樹脂薄板あるいは、繊維強化樹脂薄板の両面に銅箔パターンなどによる電気配線を形成し、かつフィルムキヤリヤ半導体装置を搭載する開孔部を有する配線基板において、部品搭載パターン、スイツチキーパッドパターン、配線パターンなどを形成した主面のパターン面積と、アースパターンまたは電気回路的に浮遊しているパターンの面積と、配線パターンの面積との和からなる裏面に形成されたパターンの面積との比が、1またはそれに近い値となるように形成され、また、裏面に形成されたアースパターンまたは、電気回路的に浮遊しているパターンが、織状、格子状、斑点状、網状などの模様で形成されていることにより構成されている。

〔実施例〕

第1図は、フィルムキヤリヤ半導体装置を搭載する開孔部42を有する厚さ0.1mmのポリイミド樹脂薄板または、繊維強化エポキシ樹脂薄板の基板45に、厚さ18μmの配線導体用銅箔をラミネートしたものに、部品搭載部41や、スルーホール46をパンチングおよびNCドリルで開孔し、導通用銅メッキを施し、その後スイツチキーパッドパターン44、配線パターン43を、ホトレジストエッティング処理により形成したパターン主面を示す図である。

第2図は、部品搭載パターン、スイツチキーパッドパターンおよび配線パターンなどを形成した主面のパターン面積との面積比が、0.9ないし1.1になるように配線パターン53、およびアースパターンまたは電気回路的に浮遊しているパターン57を形成した配線基板の裏面を示す図である。ここで、電気回路的に浮遊しているパターンとは、主面と裏面とのパターン面積をほぼ同一にするために追加した電気的には特に意味のないパターンのことをいう。

このように部品搭載パターン、スイツチキーパッドパターン、配線パターンなどを形成した主面のパターン面積と、裏面の配線パターンおよび電気回路的にアースされているかまたは浮遊しているパターンの面積の和との比が、1またはそれに近い値となるように形成することにより、銅箔を両面にラミネートしたときに残った銅箔のひずみが、ホトレジストエッティング処理などを経て配線パターンを形成したとき、両面でつり合いがとれ、そり、変形などの不良発生原因を解消することができた。この主面と裏面とのパターン面積の比が、0.9のときには、100mm長基板でのそりが主面方向に約0.1mm、1.1のときには、逆方向に約0.1mmであつた。第3図は、第1図と第2図を主面と裏面にもつ基板の断面図である。

また、第4図は主面の配線パターンの他の実施例、第5図は、第4図に対応する裏面のアースパターンまたは電気回路的に浮遊しているパターンが織状に形成されている実施例で、第6図は、格子状に形成されている他の実施例である。

〔発明の効果〕

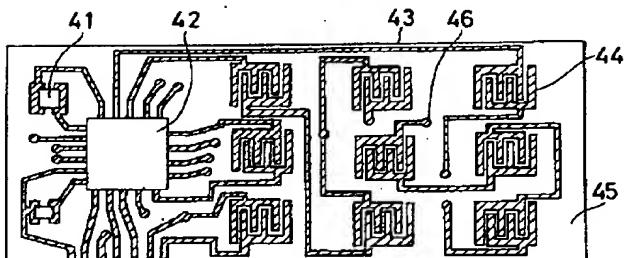
本発明による樹脂薄板あるいは、繊維強化樹脂薄板の両面に電気配線を形成し、かつフィルムキヤリヤ半導体装置を搭載する開孔部を有する配線基板において、主面のパターン面積に対し、裏面パターン面積の和が、ほぼ同一になるように形成することにより、従来の方法において発生していたそり、変形などの発生を解消することができた。これは、基板に銅箔などを両面にラミネートするときの両面に不均一に残った銅箔のひずみが、ホトレジストエッチング処理などの加工中に顕在化し、両面の配線パターン面積に差があるほど、そりや変形が大きく表われたもので、両面のパターン面積をほぼ同一にすることによって解消できたものである。

また、本発明によつて、そり、変形をもつた基板を使用してフィルムキヤリヤ半導体装置を組み立てる際、組立設備の基板を供給するレールなどに衝突して破損するなどの不良品の発生をも解消することができた。

4. 図面の簡単な説明

第1図、第2図、第3図は、本発明の配線基板の、それぞれ正面、裏面および断面を示す図、第4図は、本発明の他の実施例の正面図、第5図、第6図は、第4図に対応するそれぞれ縞模様および格子模様の裏面図、第7図、第8図、第9図は、従来の配線基板の正面図、裏面図および断面図である。

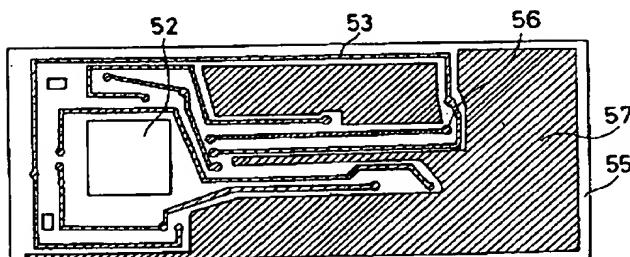
11, 41, 71…部品搭載パターン、
12, 22, 42, 52, 72, 82, 92…フィルムキヤリヤ半導体装置搭載開孔部、
13, 23, 33, 43, 53, 63, 73, 83, 93…配線パターン、
14, 44, 74…スイッチキーパッドパターン、
15, 25, 35, 45, 55, 65, 75, 85, 95…薄板基板、
16, 26, 46, 56, 76, 86, 96…スルーホール、
57, 67, 87, 97…アースパターンまたは電気的に浮遊しているパターン。



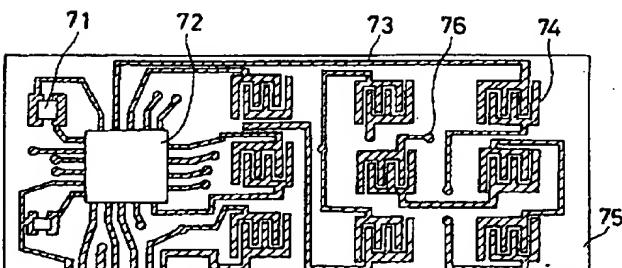
第1図



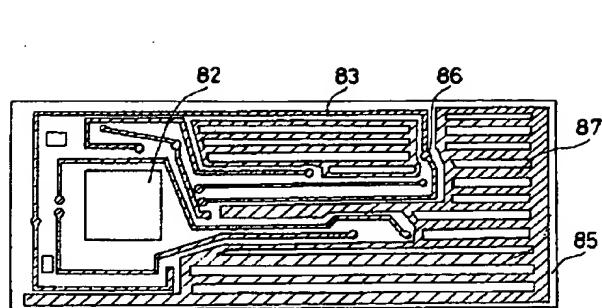
第3図



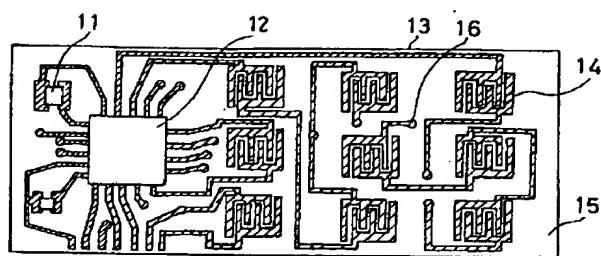
第2図



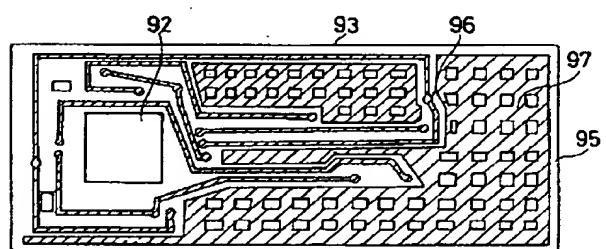
第4図



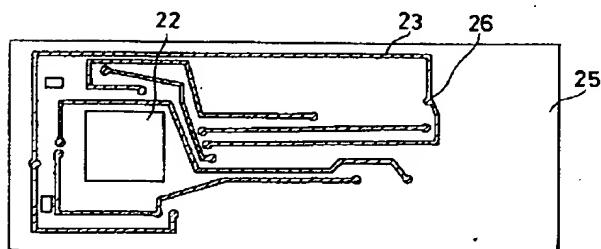
第 5 図



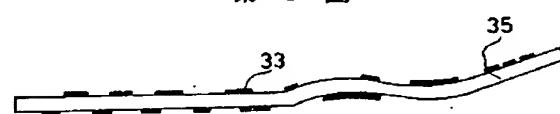
第 7 図



第 6 図



第 8 図



第 9 図